

PAT-NO: JP409245698A

DOCUMENT-IDENTIFIER: JP 09245698 A

TITLE: MANUFACTURE OF ELECTRON EMITTER, ELECTRON-SOURCE
SUBSTRATE, AND IMAGE FORMING DEVICE

PUBN-DATE: September 19, 1997

INVENTOR-INFORMATION:

NAME

SHIGEOKA, KAZUYA

ASSIGNEE-INFORMATION:

NAME

CANON INC

COUNTRY

N/A

APPL-NO: JP08069002

APPL-DATE: March 1, 1996

INT-CL (IPC): H01J031/12, B41J002/05

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a surface conduction electron emitter, which can be formed easily over a large area in a short time and at low cost, and an electron-source substrate and an image forming device each of which has the same.

SOLUTION: This manufacturing method includes forming a conductive film 4 between a pair of emitter electrodes 2, 3 by imparting droplets of the solution of a material for forming the conductive film 4, and forming an electron-emitting part 5 in the conductive film. In this case, an ink jet type droplet imparting means is used which has a line of plural nozzles arranged at intervals each smaller than the diameter of a dot pattern which the droplets imparted form, and the line of nozzles are arranged on a gap between the emitter electrodes as they are oriented toward the gap to impart a plurality of material solution droplets at a time.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-245698

(43) 公開日 平成9年(1997)9月19日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 31/12			H 0 1 J 31/12	C
B 4 1 J 2/05			B 4 1 J 3/04	1 0 3 B

審査請求 未請求 請求項の数 5 F D (全 13 頁)

(21) 出願番号 特願平8-69002

(22) 出願日 平成8年(1996)3月1日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 重岡 和也

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

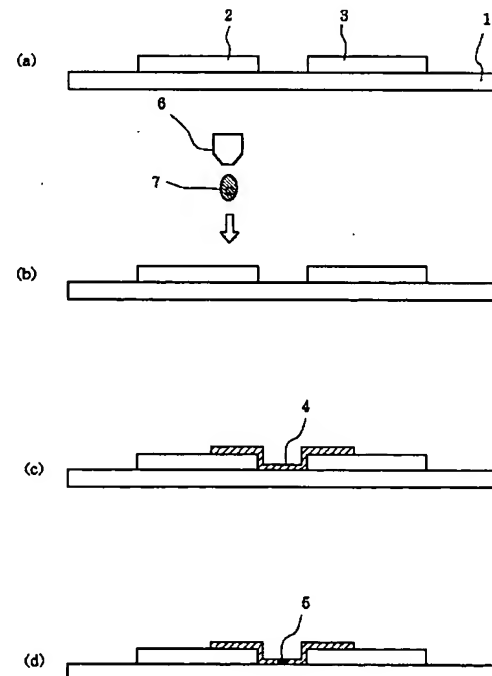
(74) 代理人 弁理士 伊東 哲也 (外1名)

(54) 【発明の名称】 電子放出素子、電子源基板、及び画像形成装置の製造方法

(57) 【要約】

【課題】 短時間に低コストで、且つ容易に大面積において電子放出素子を形成することができる表面伝導型電子放出素子ならびにそれを有する電子源基板および画像形成装置を提供する。

【解決手段】 一対の素子電極2、3間に、導電膜4を形成するための材料の溶液を液滴の状態で付与して導電膜を形成し、そしてこの導電膜に電子放出部5を形成する電子放出素子の製造方法において、付与する液滴が形成するドットパターン径の直径よりも配列ピッチが小さい複数ノズルの列を有するインクジェット方式の液滴付与手段を用い、このノズル列を素子電極間のギャップ上にギャップ方向に向けて配置し、一度に複数の材料溶液の液滴を付与する。



【特許請求の範囲】

【請求項1】 一対の素子電極間に、導電膜を形成するための材料の溶液を液滴の状態で付与して導電膜を形成し、そしてこの導電膜に電子放出部を形成する電子放出素子の製造方法において、付与する液滴が形成するドットパターンの直径よりも配列ピッチが小さい複数ノズルの列を有するインクジェット方式の液滴付与手段を用い、このノズル列を前記素子電極間のギャップ上にギャップ方向に向けて配置し、一度に複数の前記材料溶液の液滴を付与することを特徴とする電子放出素子の製造方法。

【請求項2】 前記電子放出部の膜厚を、付与する液滴の量、または液滴の数によって制御することを特徴とする請求項1記載の電子放出素子の製造方法。

【請求項3】 前記インクジェット方式が特に熱的エネルギーの付与により気泡を発生させ液滴を吐出させる方式による前記液滴付与手段を用いることを特徴とする請求項1または2記載の電子放出素子の製造方法。

【請求項4】 請求項1～3記載のいずれかの電子放出素子の製造方法を用いて電子源基板を製造することを特徴とする電子源基板の製造方法。

【請求項5】 請求項1～3記載のいずれかの電子放出素子の製造方法を用いて画像形成装置を製造することを特徴とする画像形成装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は電子放出素子、電子源基板、及び画像形成装置の製造方法に関する。

【0002】

【従来の技術】従来、電子放出素子として熱電子源と冷陰極電子源の2種類が知られている。冷陰極電子源には電界放出型（以下、「FE型」と略す）、金属／絶縁層／金属型（以下、「MIM型」と略す）や表面伝導型電子放出素子等がある。FE型の例としては「W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956)」あるいは「C. A. Spindt, "Physical Properties of thin-film field emission cathodes with molybdenum", J. Appl. Phys., 47, 5248 (1976)」等が知られている。MIM型の例としては「C. A. Mead, "The Tunnel-emission amplifier", J. Appl. Phys., 32, 646 (1961)」等が知られている。

【0003】表面伝導型電子放出素子型の例としては、「M. I. Elinson, Radio Eng. Electron Phys., 1290 (1965)」等がある。表面伝導型電子放出素子は、基板上に形成され

た小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたもの、Au薄膜によるもの（「G. Dittmer: "Thin Solid Films", 9, 317 (1972)」）、 In_2O_3 / SnO_2 薄膜によるもの（「M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)」）、カーボン薄膜によるもの（「荒木久 他: 真空, 第26巻, 第1号, 22頁 (1983)」）等が報告されている。

【0004】これらの表面伝導型電子放出素子の典型的な素子構成として前述のM. ハートウェルの素子構成を図12に示す。同図において1は基板である。4は導電性薄膜で、H型形状のパターンに、スパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。尚、図中の素子電極間隔Lは、0.5mm～1mm、W'は、0.1mmで設定されている。尚、電子放出部5の位置及び形状については、不明であるので模式図として表した。

【0005】従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜4に対して予め通電フォーミングと呼ばれる通電処理を施すことによって電子放出部5を形成するのが一般的である。通電フォーミングとは導電性薄膜4の両端に直流電圧あるいは非常にゆっくりとした昇電圧例えば1V/分程度を印加通電し、導電性薄膜4を局所的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部5を形成することである。尚、電子放出部5は導電性薄膜4の一部に亀裂が発生しその亀裂付近から電子放出が行われる。前記通電フォーミング処理をした表面伝導型電子放出素子は、導電性薄膜4に電圧を印加し、素子に電流を流すことにより電子放出部5より電子を放出せしめるものである。

【0006】上述の表面伝導型放出素子は構造が単純で製造も容易であることから大面積にわたり多数素子を配列形成できる利点がある。そこでこの特徴を生かせるようないろいろな応用が研究されている。例えば、荷電ビーム源、画像表示装置等の表示装置があげられる。

【0007】また、特開平2-56822号公報に開示されている電子放出素子の構成を図13に示す。同図において1は基板、2及び3は素子電極、4は導電性薄膜、5は電子放出部である。この電子放出素子の製造方法としては、様々な方法があるが、たとえば基板1に一般的な真空蒸着技術、フォトリソグラフィ技術により素子電極2、3を形成する。次いで導電性薄膜4を分散塗布法等によって形成する。その後、素子電極2、3に電圧を印加し通電処理を施すことによって電子放出部5を

形成する。

【0008】

【発明が解決しようとしている課題】しかしながら上記従来例による製造方法では半導体プロセスを主とする方法で製造するものであるため、時間がかかり、また、現行の技術では大面積に電子放出素子を形成することが困難であり、且つ特殊で高価な製造装置を必要とし、生産コストが高いといった欠点がある。

【0009】そこで本発明の目的は短時間に低コスト

で、且つ容易に大面積において電子放出素子を形成することができる表面伝導型電子放出素子並びにそれを有する電子源基板及び画像形成装置を提供することにある。

【0010】

【課題を解決するための手段】この目的を達成するため本発明では、一對の素子電極間に、導電膜を形成するための材料の溶液を液滴の状態で付与して導電膜を形成し、そしてこの導電膜に電子放出部を形成する電子放出素子、電子源基板、あるいは画像形成装置の製造方法において、付与する液滴が形成するドットの直径よりも配列ピッチが小さい複数ノズルの列を有するインクジェット方式の液滴付与手段を用い、このノズル列を前記素子電極間のギャップ上にギャップ方向に向けて配置し、一度に複数の前記材料溶液の液滴を付与することを特徴とする。ここで、前記電子放出部の膜厚は、付与する液滴の量、または液滴の数によって制御することができる。また、前記インクジェット方式では圧電素子を用いたもの、熱的エネルギーの付与により気泡を発生させ液滴を吐出させる方法を用いたものによる前記液滴付与手段を用いることができる。

【0011】以上の方法により、フォトリソグラフィ技術を用いることなく導電膜を形成でき、かつ複数のドットでマルチパターン（パッド）を形成するため、アライメント精度の高いものを必要とせず、歩留りを向上させることができる。また、ノズルのピッチが液滴のドット径より短いものを用い、ノズル列を素子電極間のギャップ方向に向けて配置し、一度に複数のノズルから液滴を付与してマルチパターンを形成するため、1ノズルでギャップ方向に送りながら液滴を付与するより、短時間で形成できる。

【0012】

【発明の実施の形態】次に本発明の好ましい実施形態を示す。

【0013】本発明が対象とする冷陰極電子源としては、単純な構成であり、製法が容易な表面伝導型電子放出素子が好適である。

【0014】図4は本発明の一実施形態に係る基本的な表面伝導型電子放出素子の構成を示す模式的平面図及び断面図である。図4において1は基板、2、3は素子電極、4は導電性薄膜、5は電子放出部である。基板1としては、石英ガラス、Na等の不純物含有量の少ないガ

ラス、青板ガラス、SiO₂を表面に形成したガラス基板及びアルミナ等のセラミックス基板が用いられる。素子電極2、3の材料としては一般的な導電体が用いられ、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属あるいは合金、Pd、Ag、Au、RuO₂、Pd-Ag等の金属あるいは金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体、ポリシリコン等の半導体材料等から適宜選択される。

【0015】素子電極2、3間の間隔Lは好ましくは数百オングストロームないし数百マイクロメートルである。また素子電極2、3間に印加する電圧は低い方が望ましく、再現良く作成することが要求されるため、好ましい素子電極間隔Lは数マイクロメートルないし数十マイクロメートルである。素子電極2、3の長さW1は電極の抵抗値及び電子放出特性から、数マイクロメートルないし数百マイクロメートルであり、また素子電極2、3の膜厚dは、数百オングストロームないし数マイクロメートルが好ましい。尚、図1の構成に限らず、基板1上に導電性薄膜4、素子電極2、3の電極を順に形成させた構成にしてもよい。

【0016】導電性薄膜4としては、良好な電子放出特性を得るために、微粒子で構成された微粒子膜が特に好ましく、その膜厚は素子電極2、3へのステップカバレッジ、素子電極2、3間の抵抗値及び後述する通電フォーミング条件等によって、適宜設定されるが、好ましくは数オングストロームないし数千オングストロームで、特に好ましくは10オングストロームないし500オングストロームである。そのシート抵抗値は10の3乗ないし10の7乗オーム/□である。

【0017】導電性薄膜4を構成する材料としては、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物があげられる。

【0018】尚、ここで述べる微粒子膜とは複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態（島状も含む）の膜を指しており、微粒子の粒径は数オングストロームないし数千オングストロームであり、好ましくは10オングストロームないし200オングストロームである。

【0019】次に、図面を参照して図4の電子放出素子の製造方法、特に導電性薄膜4を構成する微粒子膜の形成方法を詳細に説明する。

【0020】図1は、導電性薄膜4の形成方法を示す図であり、図2は導電性薄膜4を形成する材料の液滴のマルチパターン（パッド）を示す図である。

【0021】図1、2において、6は液滴付与装置、7は液滴、8は液滴を基板1上に付与した後形成される、

液状あるいは固体状の円形の膜（ドット）である。

【0022】液滴付与装置6としては、任意の液滴を形成できる装置であればどのような装置でもかまわないが、特に十数ngから数十ng程度の範囲で制御が可能で、且つ数十ng程度以上の微量の液滴が容易に形成でき、複数のノズルを有するインクジェット方式の装置がよい。また、液滴の材料としては、液滴が形成できる状態であればどのような状態でもかまわないが、水、溶剤等に前述の金属等を分散、溶解した、溶液、有機金属溶液等が使える。

【0023】有機溶剤等で充分洗浄し乾燥させた基板1に、真空蒸着技術及びフォトリソグラフィ技術を用いて素子電極2、3を形成する。この基板1上に、図2に示すような複数のドット8を付与してマルチパターン（パッド）を形成する。ここで、ノズルのピッチP1がドット8の直径より短いものを用いて、ノズル列を素子電極2、3のギャップに垂直に配置し、ギャップと平行に走査して、一度に複数のノズルから液滴を付与する。これにより隣接するドットが重なり、液滴が基板上でびて幅W2がほぼ一定になることによりパッドを形成する。尚パッドの大きさは、幅W2が素子電極幅W1以下で、長さTはギャップ間隔L1以上であることが好ましく、さらには求める抵抗値、素子電極の幅及びギャップ幅、アライメント精度により決定される。

【0024】以上の方法で液滴を付与した後、300度ないし600度の温度で加熱処理し、溶媒を蒸発させて導電性薄膜4を形成する。

【0025】図4の電子放出素子について説明する。電子放出部5は導電性薄膜4の一部に形成された高抵抗の亀裂であり、通電フォーミング等により形成される。また亀裂内には数オングストロームから数百オングストロームの粒径の導電性微粒子を有することもある。この導電性微粒子は導電性薄膜4を構成する物質の少なくとも一部の元素を含んでいる。また電子放出部5及びその近傍の導電性薄膜4は炭素あるいは炭素化合物を有することもある。

【0026】通電フォーミングと呼ばれる通電処理は素子電極2、3間に不図示の電源より通電を行い、導電性薄膜4を局部的に破壊、変形もしくは変質せしめ、構造を変化させた部位を形成させるものである。この局部的に構造変化させた部位が電子放出部5である。通電フォーミングの電圧波形の例を図5に示す。

【0027】電圧波形は特にパルス波形が好ましく、パルス波高値が一定の電圧パルスを連続的に印加する場合（図5（a））と、パルス波高値を増加させながら、電圧パルスを印加する場合（図5（b））とがある。まずパルス波高値が一定電圧とした場合（図5（a））について説明する。

【0028】図5（a）におけるT1及びT2は電圧波形のパルス幅とパルス間隔であり、T1を1マイクロ秒

～10ミリ秒、T2を10マイクロ秒～100ミリ秒とし、三角波の波高値（通電フォーミング時のピーク電圧）は表面伝導型電子放出素子の形態に応じて適宜選択し、適当な真空度、例えば、 10^{-5} 乗torr程度の真空雰囲気下で、数秒から数十分印加する。尚、素子電極間に印加する波形は三角波に限定することではなく、矩形波等所望の波形を用いても良い。

【0029】図5（b）におけるT1及びT2は、図5（a）と同様であり、三角波の波高値（通電フォーミング時のピーク電圧）は、例えば0.1Vステップ程度ずつ増加させ適当な真空雰囲気下で印加する。

【0030】尚、この場合の通電フォーミング処理はパルス間隔T2中に、導電性薄膜4を局部的に破壊、変形しない程度の電圧、例えば0.1V程度の電圧で素子電流を測定し、抵抗値を求め、例えば、1Mオーム以上の抵抗を示した時に通電フォーミング終了とする。

【0031】次に通電フォーミングが終了した素子に活性化工程と呼ぶ処理を施すことが望ましい。活性化工程とは、例えば、 10^{-4} 乗～ 10^{-5} 乗torr程度の真空度で、通電フォーミング同様、パルス波高値が一定の電圧パルスを繰り返し印加する処理のことであり、真空中に存在する有機物質に起因する炭素あるいは炭素化合物を導電性薄膜4上に堆積させ、素子電流If、放出電流Ieを著しく変化させる処理である。活性化工程は素子電流Ifと放出電流Ieを測定しながら、例えば、放出電流Ieが飽和した時点で終了する。また印加する電圧パルスは動作駆動電圧で行うことが好ましい。

【0032】尚、ここで炭素あるいは炭素化合物とは、グラファイト（単結晶、多結晶双方を指す）、非晶質カーボン（非晶質カーボン及び多結晶グラファイトとの混合物を指す）であり、その膜厚は500オングストローム以下が好ましく、より好ましくは300オングストローム以下である。

【0033】こうして作成した電子放出素子は、通電フォーミング工程、活性化工程における真空度よりも高い真空度の雰囲気下に置いて動作駆動させるのが良い。また更に高い真空度の雰囲気下で、80℃～150℃の加熱後動作駆動させることが望ましい。フォーミング工程、活性化処理した真空度より高い真空度とは、例えば約 10^{-6} 乗以上の真空度であり、より好ましくは超高真空系であり、新たに炭素あるいは炭素化合物が導電性薄膜4上にほとんど堆積しない真空度である。こうすることによって素子電流If、放出電流Ieを安定化させることが可能になる。

【0034】次に画像形成装置について述べる。画像形成装置に用いられる電子源基板は複数の表面伝導型電子放出素子を基板上に配列することにより形成される。表面伝導型電子放出素子の配列の方式としては、表面伝導型電子放出素子を並列に配置し、個々の素子の両端を配

線で接続するはしご型配置（以下、はしご型配置電子源基板と呼ぶ）や、表面伝導型電子放出素子の一对の素子電極にそれぞれX方向配線、Y方向配線を接続した単純マトリクス配置（以下、マトリクス型配置電子源基板と呼ぶ）があげられる。尚、はしご型配置電子源基板を有する画像形成装置には電子放出素子からの電子の飛翔を制御する電極である制御電極（グリッド電極）を必要とする。

【0035】以下単純マトリクス配置の電子源の構成について、図6を用いて説明する。61は電子源基板、62はX方向配線、63はY方向配線、64は表面伝導型電子放出素子、65は結線である。電子源基板61に用いる基板は前述したガラス基板等であり、用途に応じて形状が適宜設定される。m本のX方向配線62は、DX1、DX2、……DXmからなり、Y方向配線63はDY1、DY2、……DYNのn本の配線よりなる。また多数の表面伝導型素子64にはほぼ均等な電圧が供給されるように材料、膜厚、配線幅が適宜設定される。これらm本のX方向配線62とn本のY方向配線63間には不図示の層間絶縁層により電気的に分離されてマトリクス配線を構成する（m、nは共に正の整数）。

【0036】不図示の層間絶縁層はX方向配線62を形成した基板61の全面域は一部の所望の領域に形成される。X方向配線62とY方向配線63はそれぞれ外部端子として引き出される。更に表面伝導型放出素子64の素子電極（不図示）がm本のX方向配線62及びn本のY方向配線63と結線65によって電気的に接続されている。また表面伝導型電子放出素子64は、基板あるいは不図示の層間絶縁層上のどちらに形成してもよい。

【0037】また詳しくは後述するが、X方向配線62は、X方向に配列する表面伝導型放出素子64の行を入力信号に応じて走査するための走査信号を印加するための不図示の走査信号発生手段と電気的に接続されている。一方、Y方向配線63は、Y方向に配列する表面伝導型放出素子64の各列を入力信号に応じて変調するための変調信号を印加するための不図示の変調信号発生手段と電気的に接続されている。更に表面伝導型電子放出素子64の各素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給されるものである。これにより、単純なマトリクス配線だけで個別の素子を選択して独立に駆動可能になる。

【0038】次に、以上のようにして作成した単純マトリクス配置の電子源を用いた画像形成装置について、図7、図8及び図9を用いて説明する。図7は画像形成装置の表示パネルの基本構成図であり、図8はこれに用いられる蛍光膜を示す。図9はNTSC方式のテレビ信号に応じて表示を行うための駆動回路のブロック図を示すとともに、その駆動回路を含む画像形成装置を表す。

【0039】図7において、61は電子放出素子64を基板上に作製した電子源基板、71は電子源基板61を

固定したリアプレート、76はガラス基板73の内面に蛍光膜74とメタルバック75等が形成されたフェースプレート、72は支持枠であり、リアプレート71、支持枠72及びフェースプレート76を、フリットガラス等を塗布し、大気中あるいは窒素中で400～500度で10分以上焼成することで封着して外囲器78を構成する。5は電子放出素子64の電子放出部、62、63は各表面伝導型電子放出素子64の一对の素子電極と接続されたX方向配線及びY方向配線である。

【0040】外囲器78は、上述の如くフェースプレート76、支持枠72、リアプレート71で構成したが、リアプレート71は主に電子源基板61の強度を補強する目的で設けられるため、電子源基板61自体で十分な強度を持つ場合は別体のリアプレート71は不要であり、電子源基板61に直接支持枠72を封着し、フェースプレート76、支持枠72、電子源基板61にて外囲器78を構成しても良い。またさらにはフェースプレート76、リアプレート71間に、スペーサーとよばれる耐大気圧支持部材を設置することで大気圧に対して十分な強度をもつ外囲器78にすることもできる。

【0041】図8中82は蛍光膜74を構成する蛍光体である。蛍光体82はモノクロームの場合は蛍光体のみからなるが、カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクス等と呼ばれる黒色導電材81とで構成される。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体82間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜74における外光反射によるコントラストの低下を抑制することである。ブラックストライプの材料としては、通常良く用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の透過及び反射が少ない材料であればこれに限るものではない。

【0042】ガラス基板73に蛍光体を塗布する方法としては、モノクローム、カラーによらず沈澱法や印刷法が用いられる。また蛍光膜74（図7）の内面側には通常、メタルバック75（図7）が設けられる。メタルバック75は、蛍光体の発光のうち内面側への光をフェースプレート76側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器内で発生した負イオンの衝突によるダメージからの蛍光体の保護等の役割を有する。メタルバック75は蛍光膜74の作製後、蛍光膜74の内面側表面の平滑化処理（通常、フィルミングと呼ばれる）を行い、その後A1を真空蒸着等で堆積することで作製できる。

【0043】フェースプレート76には、更に蛍光膜74の導電性を高めるため、蛍光膜74の外周側に透明電極（不図示）を設けてもよい。

【0044】前述の封着を行う際、カラーの場合は各色

蛍光体と電子放出素子とを対応させなくてはならず、十分な位置合わせを行う必要がある。

【0045】外囲器78は不図示の排気管を通じ、 10^{-7} torr程度の真空度にされ、封止が行われる。

【0046】また外囲器78の封止後の真空度を維持するためにゲッター処理を行う場合もある。これは外囲器78の封止を行う直前あるいは封止後に抵抗加熱あるいは高周波加熱等の加熱法により、外囲器78内の所定の位置(不図示)に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば 1×10^{-5} torrないし 1×10^{-7} torrの真空度を維持するものである。尚、表面伝導型電子放出素子の通電フォーミング以降の工程は適宜設定される。

【0047】次に、単純マトリクス配置型基板を有する電子源を用いて構成したこの表示パネルを駆動して、NTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路の概略構成を図9を用いて説明する。91は前記表示パネル、92は走査回路、93は制御回路、94はシフトレジスタ、95はラインメモリ、96は同期信号分離回路、97は変調信号発生器、Vx及びVaは直流電圧源である。

【0048】以下、各部の機能を説明するが、まず表示パネル91は、端子Dox1ないしDoxm及び端子Doy1ないしDoy n及び高圧端子Hvを介して外部の電気回路と接続している。このうち端子Dox1ないしDoxmには表示パネル91内に設けられている電子源、すなわちM行N列の行列状にマトリクス配線された表面伝導型電子放出素子群を一行(N素子)ずつ順次駆動してゆくための走査信号が印加される。一方、端子Doy1ないしDoy nには前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。また高圧端子Hvには直流電圧源Vaより、例えば10K[V]の直流電圧が供給されるが、これは表面伝導型電子放出素子より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0049】次に走査回路92について説明する。同回路は内部にM個のスイッチング素子を備えるもので(図中、S1ないしSmで模式的に示している)、各スイッチング素子は直流電圧源Vxの出力電圧もしくは0

[V](グラウンドレベル)のいずれか一方を選択し、表示パネル91の端子Dox1ないしDoxmと電気的に接続するものである。S1ないしSmの各スイッチング素子は制御回路93が出力する制御信号Tscanに基づいて動作するものだが、実際には例えばFETのようなスイッチング素子を組み合わせることにより構成することが可能である。尚、前記直流電圧源Vxは前記表面伝導型電子放出素子の特性(電子放出しきい値電圧)に基づき走査されていない素子に印加される駆動電圧が電

子放出しきい値電圧以下となるような一定電圧を出力するように設定されている。

【0050】また制御回路93は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路96より送られる同期信号Tsyncに基づいて各部に対してTscan、Tsft及びTmryの各制御信号を発生する。

【0051】同期信号分離回路96は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離するための回路であり、周波数分離(フィルター)回路を用いれば構成できるものである。同期信号分離回路96により分離された同期信号は良く知られるように垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上Tsync信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表すが、同信号はシフトレジスタ94に入力される。

【0052】シフトレジスタ94は時系列的にシリアルに入力される前記DATA信号を画像の1ライン毎にシリアル/パラレル変換するためのものであり、制御回路93より送られる制御信号Tsftに基づいて動作する。すなわち制御信号Tsftは、シフトレジスタ94のシフトクロックであると言い換えても良い。シリアル/パラレル変換された画像1ライン分(電子放出素子N素子分の駆動データに相当する)のデータはId1ないしIdnのN個の並列信号としてシフトレジスタ94より出力される。

【0053】ラインメモリ95は画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路93より送られる制御信号Tmryにしたがって適宜Id1ないしIdnの内容を記憶する。記憶された内容はId1ないしIdnとして出力され変調信号発生器97に入力される。

【0054】変調信号発生器97は前記画像データId1ないしIdnの各々に応じて表面伝導型電子放出素子の各々を適切に駆動変調するための信号源であり、その出力信号は端子Doy1ないしDoy nを通じて表示パネル91内の表面伝導型電子放出素子に印加される。

【0055】前述したように本発明に関わる電子放出素子は放出電流Ieに対して以下の基本特性を有している。すなわち前述したように電子放出には明確なしきい値電圧Vthがあり、Vth以上の電圧を印加された時のみ電子放出が生じる。また電子放出しきい値以上の電圧に対しては素子への印加電圧の変化に応じて放出電流も変化してゆく。尚、電子放出素子の材料や構成、製造方法を変えることにより電子放出しきい値電圧Vthの値や印加電圧に対する放出電流の変化の度合いが変わる場合もあるが、いずれにしても以下のようなことがいえる。

11

【0056】すなわち、本素子にパルス状の電圧を印加する場合、例えば電子放出しきい値以下の電圧を印加しても電子放出は生じないが電子放出しきい値以上の電圧を印加する場合には電子ビームが出力される。その際、第一にはパルスの波高値 V_m を変化させることにより出力電子ビームの強度を制御することが可能である。第二には、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0057】したがって、入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等があげられ、電圧変調方式を実施するには、変調信号発生器97として、一定の長さの電圧パルスを発生するが入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いる。またパルス幅変調方式を実施するには、変調信号発生器97としては、一定の波高値の電圧パルスを発生するが、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いる。

【0058】以上に説明した一連の動作により、画像表示装置は表示パネル91を用いてテレビジョンの表示を行える。尚、上記説明中特に記載しなかったが、シフトレジスタ94やラインメモリ95はデジタル信号式のものでもアナログ信号式のものでも差し支えなく、要は画像信号のシリアル/パラレル変換や記憶が所定の速度で行われればよい。

【0059】デジタル信号式のものを用いる場合には、同期信号分離回路96の出力信号DATAをデジタル信号化する必要があるが、これは同期信号分離回路96の出力部にA/D変換器を備えれば可能である。また、これと関連してラインメモリ95の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器97に用いられる回路が若干異なったものとなる。

【0060】まずデジタル信号の場合について述べる。電圧変調方式においては変調信号発生器97には、例えばよく知られるD/A変換回路を用い、必要に応じて増幅回路等を付け加えればよい。またパルス幅変調方式の場合、変調信号発生器97は、例えば高速の発振器、発振器が出力する波数を計数する計数器(カウンタ)、及び計数器の出力値とラインメモリ95の出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いることにより構成できる。必要に応じて比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0061】次にアナログ信号の場合について述べる。電圧変調方式においては変調信号発生器97には、例えばよく知られるオペアンプ等を用いた増幅回路を用いればよく、必要に応じてレベルシフト回路等を付け加えてもよい。またパルス幅変調方式の場合には例えばよく知

12

られた電圧制御型発振回路(VCO)を用いればよく、必要に応じて表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0062】以上のような構成を有する画像表示装置において、表示パネル91の各電子放出素子には、容器外端子 $D \times 1$ ないし $D \times m$ 、 $D \times 1$ ないし $D \times n$ を通じ、電圧を印加することにより、電子放出させるとともに、高圧端子 H_v を通じ、メタルバック75あるいは透明電極(不図示)に高圧を印加して電子ビームを加速し、蛍光膜84に衝突させ、励起・発光させることで画像を表示することができる。

【0063】以上述べた構成は、表示等に用いられる好適な画像形成装置を作製する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述内容に限られるものではなく、画像形成装置の用途に適するよう適宜選択する。また、入力信号例として、NTSC方式をあげたが、これに限るものでなく、PAL、SECAM方式等の諸方式でもよく、また、これよりも、多数の走査線からなるTV信号(例えば、MUSE方式をはじめとする商品位TV)方式でもよい。

【0064】次に、前述のはしご型配置電子源基板及びそれを用いた画像表示装置について図10、図11を用いて説明する。

【0065】図10において、101は電子源基板、102は電子放出素子、103の $D \times 1 \sim D \times 10$ は電子放出素子110に接続した共通配線である。電子放出素子101は、基板101上に、X方向に並列に複数個配置される。これを素子行と呼ぶ。この素子行を複数個基板上に配置し、はしご型電子源基板が構成される。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動することが可能になる。すなわち、電子ビームを放出させる素子行には、電子放出しきい値以上の電圧を印加し、電子ビームを放出させない素子行には電子放出しきい値以下の電圧を印加すればよい。また、各素子行間の共通配線 $D \times 2 \sim D \times 9$ 、例えば $D \times 2$ 、 $D \times 3$ を同一配線とするようにしても良い。

【0066】図11は、このようなはしご型配置の電子源を備えた画像形成装置の構造を示す。111はグリッド電極、112は電子が通過するための空孔、113は、 $D \times 1$ 、 $D \times 2 \dots D \times m$ よりなる容器外端子、114はグリッド電極111と接続された $G1$ 、 $G2, \dots, Gn$ からなる容器外端子、115は前述のように各素子行間の共通配線を同一配線とした電子源基板である。尚、図7、10と同一の符号は同一の部材を示す。前述の単純マトリクス配置の画像形成装置(図7)との違いは、電子源基板115とフェースプレート76の間にグリッド電極111を備えていることである。

【0067】グリッド電極111は、表面伝導型放出素子から放出された電子ビームを変調することができるも

ので、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子102に対応して1個ずつ円形の開口112が設けられている。グリッドの形状や設置位置は必ずしも図11のようなものでなくともよく、開口としてメッシュ状に多数の通過口を設けることもあり、また例えば表面伝導型放出素子102の周囲や近傍に設けてもよい。

【0068】容器外端子113及びグリッド容器外端子114は、不図示の制御回路と電気的に接続されている。

【0069】本画像形成装置では素子行を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0070】これによればテレビジョン放送の表示装置のみならずテレビ会議システム、コンピューター等の表示装置に適した画像形成装置を提供することができる。さらには感光性ドラム等で構成された光プリンターとしての画像形成装置としても用いることもできる。

【0071】また、かかる画像形成装置は、電子放出素子として表面伝導型電子放出素子ばかりでなく、MIM型電子放出素子、電界放出型電子放出素子等を用いた冷陰極電子源にも適用可能である、更には熱電子源による画像表示装置にも適用することができる。

【0072】

【実施例】

【実施例1】次の①～⑤の工程を経て、マトリクス状に配線された素子電極を基板上に形成し、表面伝導型電子放出素子を作製した。図1、2はその製造方法を示す図である。図3(a)は本実施例によって作製した表面伝導型電子放出素子の平面図である。

【0073】① 絶縁基板1として石英基板を用い、これを有機溶剤等により充分に洗浄後、120℃で乾燥させた。

【0074】② 次に、基板1上に、一般的な真空成膜技術及びフォトリソグラフィ技術を用いてNiからなる素子電極2、3を形成した。素子電極のギャップ間隔L1は200μm、素子電極の幅W1を600μm、厚さdを1000Åとした。

【0075】③ 次に、液滴付与装置6としてドット径φが100μmになるように調整した、圧電素子を用いた6つのノズルを有するインクジェット方式の、特にノズルのピッチP1が液滴のドット径より短い50μmのものを用意し、そのノズル列を素子電極間のギャップ方向に向けて配置し、有機パラジウム含有溶液（奥野製薬（株）ccp-4230）を、一度に6つのノズルから電極2、3の間に図2のように付与し、これをギャップ方向に垂直な方向に各素子間を走査しながら行った。このようにして200μmのギャップに対し、100μm

のドットを、50μmのノズルのピッチで同時に6つ付与することにより、ドットの重なり合った部分は広がって、長さ方向のエッジは直線状になった。つまり、幅W2=100μm、長さT=350μmの一系列のドット列（パッド）を形成した。

【0076】④ 次に300℃で10min間の加熱処理をして酸化パラジウム（PdO）微粒子からなる微粒子膜を形成し薄膜4とした。

10 【0077】⑤ 次に電極2、3の間に電圧を印加し、薄膜4を通電処理（フォーミング処理）することにより、電子放出部5を形成した。

【0078】以上のような方法で作成した電子源基板では、一つのパッドの中で、ドットを重ねて付与することにより、パッドの幅W2が一定となり、長さ方向のずれによる幅W2のばらつきはなく、さらに塗布むら、膜厚分布が小さかったため、抵抗のばらつきも小さかった。また、PdOからなる微粒子膜のパッドが、素子電極間のギャップに対して垂直方向、水平方向とも数十μmの余裕があるため、アライメントが容易になり、位置ずれによる欠陥が減少した。

20 【0079】また、ノズル列を素子電極間のギャップ方向に向けて配置し、一度に複数のノズルから塗布してパッドを形成するため、短時間で電子源基板を作成できた。

【0080】さらに1ドット当たりの液滴数を2としたところ、膜厚が約2倍、抵抗が約半分となり、1ドット当たりの液滴数を変えることにより、所望の導電性薄膜抵抗を得ることができた。また1ドット当たりの液滴量を2倍にしたところ、前述の液滴数を2にしたものと同様の結果が得られ、1ドット当たりの液滴量を変えることにより、所望の導電性薄膜抵抗を得ることができた。

【0081】以上より、複数個素子を形成した場合の素子間のばらつきを小さくすることができて、製造歩留まりが向上した。

【0082】こうして作製された電子源基板を用いて、前述のフェースプレート、支持棒、リアプレートとで外囲器を形成し、封止を行い、表示パネル、さらにはテレビジョン表示を行うための駆動回路を有する画像形成装置を作製したところ、輝度むらや欠陥が少なかった。また薄膜4のパターニングが省略できることから、コストを抑えることができた。

40 【0083】【実施例2】素子電極幅W1を600μm、素子電極ギャップ間隔L1を200μm、素子電極の厚さdを1000Åとして形成したはしご状に配線された素子電極を有する基板を用い、実施例1と同様の方法で表面伝導型電子放出素子を作製した。得られた電子源基板を用いて、実施例1と同様な方法でフェースプレート、支持棒、リアプレートとで外囲器を形成し、封止を行い画像形成装置を作製した。その結果、実施例1と同様な効果が得られた。

【0084】[実施例3] 図3(b)は本実施例によって作製した表面伝導型電子放出素子の平面図である。実施例1と同様に、ギャップ間隔 L_1 が $200\mu\text{m}$ 、電極の幅 W_1 が $600\mu\text{m}$ 、その厚さ d が 1000\AA の素子電極を形成した基板に、有機パラジウム含有溶液を実施例1と同じ圧電素子を用いたノズルピッチが $50\mu\text{m}$ の6つのノズルを有するインクジェット噴射装置で付与した。このとき、ノズルを素子電極のギャップ上にギャップ方向へ向けて配置し、一度に6つのノズルから $50\mu\text{m}$ 間隔で図3(b)のようにドットを付与し、これをギャップ方向に垂直な方向に各素子間を走査しながら行った。つまり、 $200\mu\text{m}$ のギャップに対し、直径 ϕ が $100\mu\text{m}$ のドットを、左右、上下のドットと $50\mu\text{m}$ ずつ重なるように一列6個づつ二列付与した。つまり幅 $W_2=150\mu\text{m}$ 、長さ $T=350\mu\text{m}$ の長形状のパッドを形成した。パッドの形状以外は実施例1と同様に作製したところ、実施例1と同様な素子間のばらつきの小さい良好な結果が得られた。このことより、パッドの幅 W_2 は、素子電極幅 W_1 以下で、求める抵抗値、素子電極の幅及びギャップ幅をアライメント精度により決定することができる。

【0085】[実施例4] 実施例1から3で用いた、圧電素子を用いたインクジェット噴射装置に代え、熱的エネルギーの付与により気泡を発生させ液滴を吐出させる方式の液滴付与装置を用いたところ、同様の効果が得られた。

【0086】

【発明の効果】以上説明したように本発明によれば、付与する液滴が形成するドットパターンの直径よりも配列ピッチが小さい複数ノズルの列を有するインクジェット方式の液滴付与手段を用い、このノズル列を前記素子電極間のギャップ上にギャップ方向に向けて配置し、一度に複数の前記材料溶液の液滴を付与するようにしたため、導電膜を、フォトリソグラフィ技術を用いることなく、ばらつきも少なく、また短時間で形成することができる。したがって、画像形成装置製造の低コスト化と歩留りの向上を図ることができる。さらに、導電膜の幅が一定となるため、画像形成装置の表示輝度を均一なものとすることができる。さらにこの方法で作成した画像形成装置は、コストの低減及び歩留まりを向上させることができ、また、微粒子膜の膜幅が一定であるため、輝度が均一である。

【図面の簡単な説明】

【図1】 本発明の一実施形態に係る基本的な表面伝導

型電子放出素子の製造方法を示す模式的断面図である。

【図2】 本発明の一実施形態に係る基本的な表面伝導型電子放出素子の製造方法を示す模式図である。

【図3】 本発明の実施例1および3に係る表面伝導型電子放出素子の製造における液滴付与パターンを示す図。

【図4】 本発明の一実施形態に係る基本的な表面伝導型電子放出素子の構成図である。

【図5】 本発明に適用しうる通電フォーミングの電圧波形例を示す図である。

【図6】 本発明を適用しうる単純マトリクス配置の電子源を示す図である。

【図7】 本発明を適用しうる画像形成装置の表示パネルの概略構成図である。

【図8】 図7の表示パネルの蛍光膜を示す図である。

【図9】 NTSC方式のテレビ信号に応じて図7の表示パネルの表示を行うための駆動回路およびその駆動回路を有する画像表示装置のブロック図である。

【図10】 本発明を適用しうる梯子配置の電子源を示す図である。

【図11】 本発明を適用しうる他の画像形成装置の表示パネルの概略構成図である。

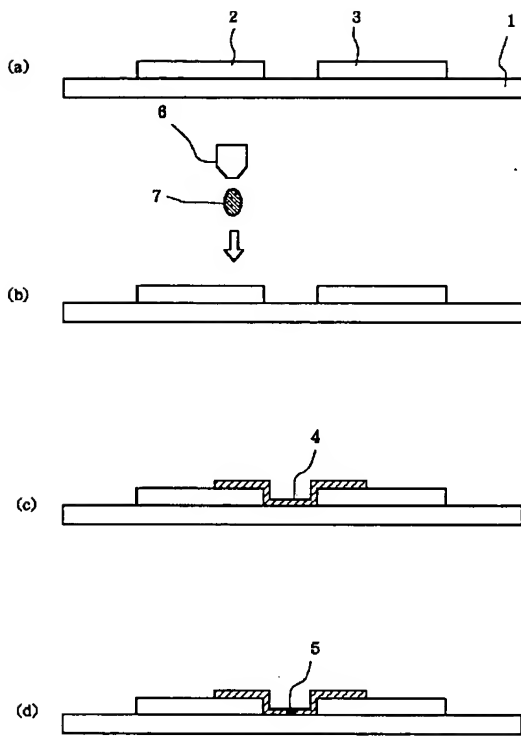
【図12】 従来の電子放出素子を示す図である。

【図13】 従来の他の電子放出素子の構成図である。

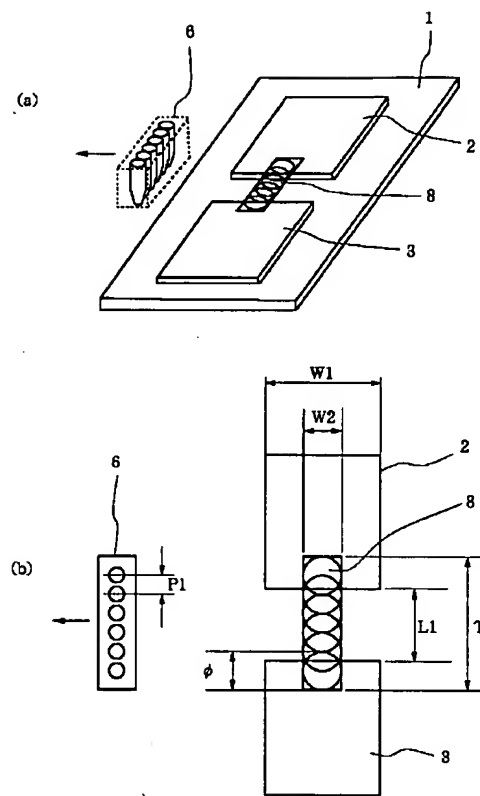
【符号の説明】

1: 基板、2, 3: 素子電極、4: 導電性薄膜、5: 電子放出部、6: 液滴付与装置、7: 液滴、61: 電子源基板、62: X方向配線、63: Y方向配線、64: 表面伝導型電子放出素子、65: 結線、71: リアプレート、72: 支持枠、73: ガラス基板、74: 蛍光膜、75: メタルバック、76: フェースプレート、77: 高圧端子、78: 外囲器、81: 黒色導電材、82: 蛍光体、83: ガラス基板、91: 表示パネル、92: 走査回路、93: 制御回路、94: シフトレジスタ、95: ラインメモリ、96: 同期信号分離回路、97: 変調信号発生器、 V_x 及び V_a : 直流電圧源、101: 電子源基板、102: 電子放出素子、103: $D \times 1 \sim D \times 10$ は前記電子放出素子を配線するための共通配線、111: グリッド電極、112: 電子が通過するための空孔、113: $D \times 1, D \times 2, \dots, D \times m$ よりなる容器外端子、114: グリッド電極 $S120$ と接続された $G1, G2, \dots, G_n$ からなる容器外端子、115: 電子源基板。

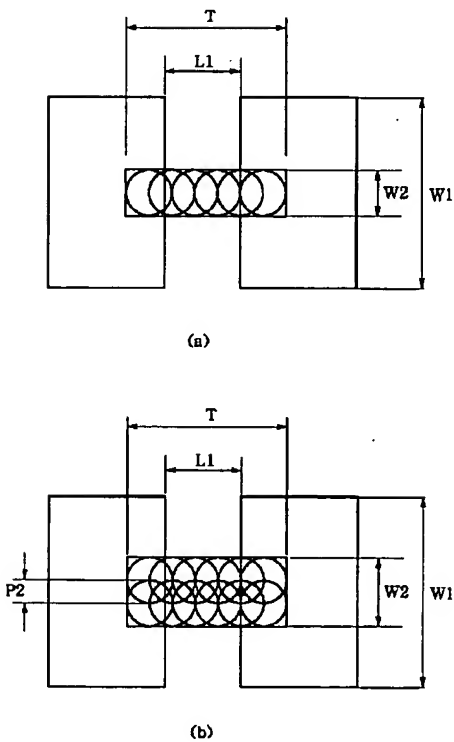
【図1】



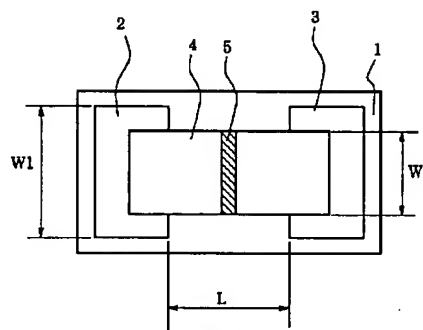
【図2】



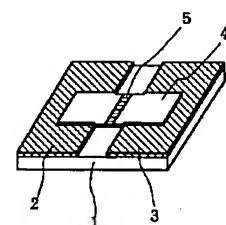
【図3】



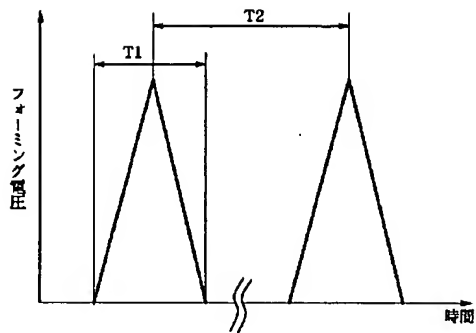
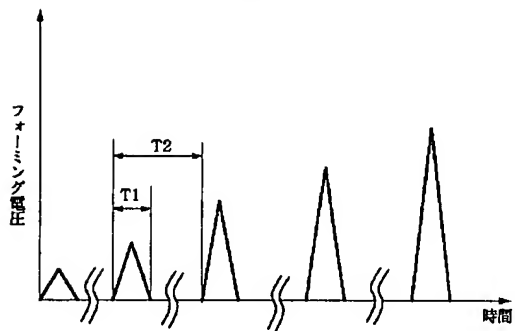
【図4】

実施形態図
(a)実施形態図
(b)

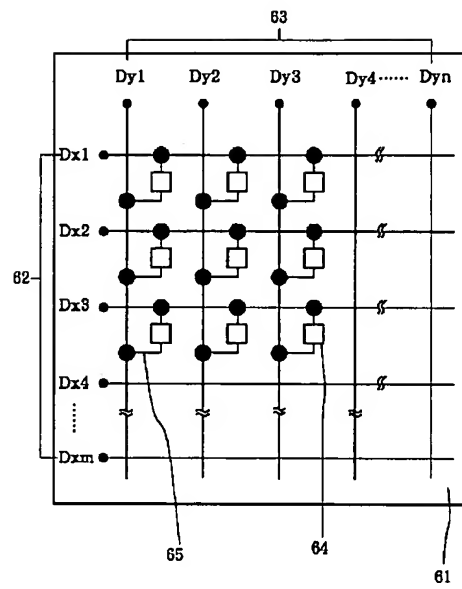
【図13】



【図5】

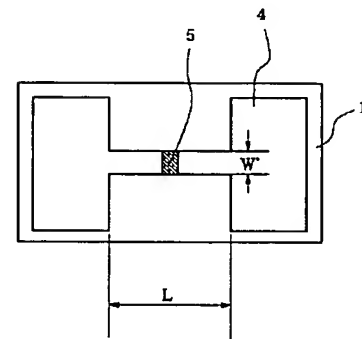
実施態様図
(a)実施態様図
(b)

【図6】

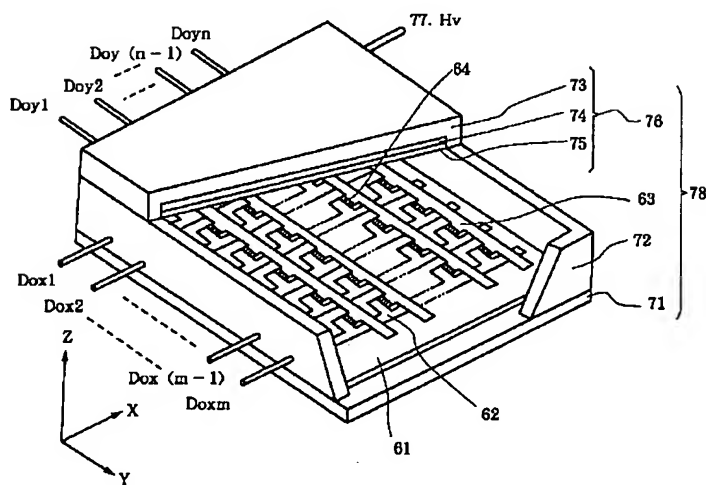


実施態様図

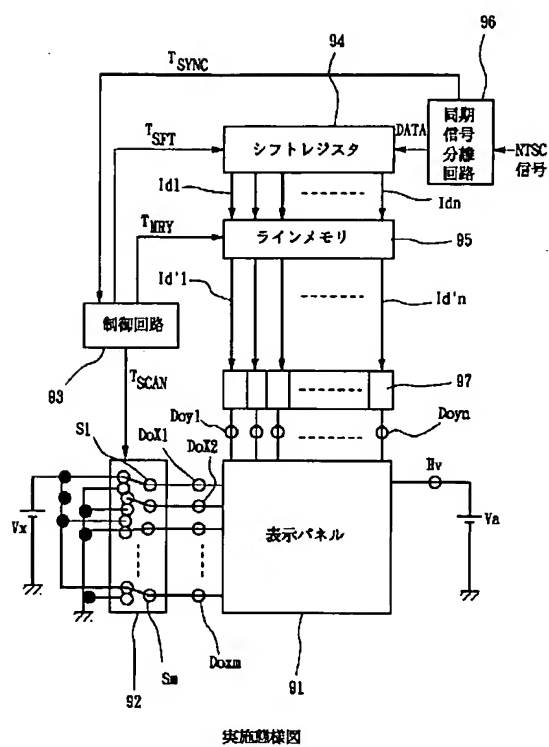
【図12】



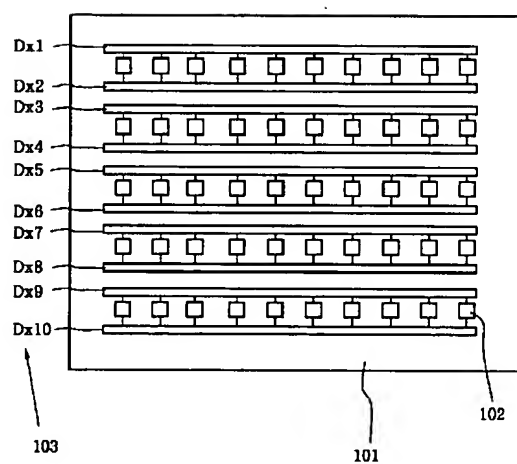
【図7】



【図9】



【図10】



【図11】

